

## Reduced Common-Mode PWM Control For Cascaded Multilevel Inverters

### Kỹ thuật điều khiển PWM giảm áp common mode cho nghịch lưu cascade đa bậc

Nguyễn Vinh Quan, Nguyễn Văn Nhò, Dương Hoài Nghĩa

Trường Đại Học Bách Khoa- ĐHQG Tp. Hồ Chí Minh

e-mail: vquan63@gmail.com, nvno@hcmut.edu.vn, dhnghia@hcmut.edu.vn

#### Tóm tắt

Bài báo giới thiệu phương pháp mới về điều khiển dựa theo kỹ thuật điều chế độ rộng xung – PWM (Pulse Width Modulation) cho bộ nghịch lưu áp đa bậc dựa trên cơ sở hàm offset thêm vào nhằm làm giảm điện áp common-mode (common-mode voltage) ở ngõ ra. Bắt đầu từ bộ nghịch lưu đa bậc kiểu nối tầng kinh điển, sử dụng hai thành phần điện áp là base voltage và active voltage để làm giảm điện áp common-mode. Một kỹ thuật cho phép sử dụng cả sóng mang được bố trí cùng pha – PD-PWM (Phase Disposition PWM) và sóng mang được bố trí đảo pha – POD-PWM (Phase Opposite Disposition PWM) trong bộ nghịch lưu đa bậc với bất kỳ điện áp điều chế ban đầu nào. Kỹ thuật PD-POD PWM được sử dụng với giải thuật đơn giản, yêu cầu ít bộ nhớ, giảm số lần chuyển mạch nên tổn hao do quá trình đóng-ngắt của linh kiện cũng giảm theo và với cùng tần số đóng-ngắt thì các thành phần sóng hài bậc cao của điện áp ra thấp.

Phần mô phỏng và thực nghiệm được áp dụng cho bộ nghịch lưu bậc 7 kiểu nối tầng.

**Từ khóa:** Điều chế độ rộng xung, bộ nghịch lưu đa bậc, điện áp common-mode.

#### Abstract

In this paper, a novel offset-based Pulse Width Modulation (PWM) method for cascaded multilevel inverters that substantially eliminate common-mode voltage on the output phases. The paper begins by developing generic multilevel inverter reference waveforms that use two components as the base voltage and active voltage to achieve reduced common-mode voltage. A graphical technique is then proposed that allows both carrier Phase Disposition PWM (PD-PWM) and Phase Opposite Disposition PWM (POD-PWM) of a cascaded inverter for any fundamental reference waveform.

The proposed hybrid PD-POD PWM method is advantageous for simple algorithm, without requirement of memory for data storing, reduced switching loss, low THD (Total Harmonic Distortion) factor and gaining maximized voltage range.

The strategies have been confirmed by both simulation and experimental results obtained using a cascaded seven-level inverter.

**Keywords:** Common-mode voltages, offset-based, Pulse Width Modulation (PWM), multilevel inverters.

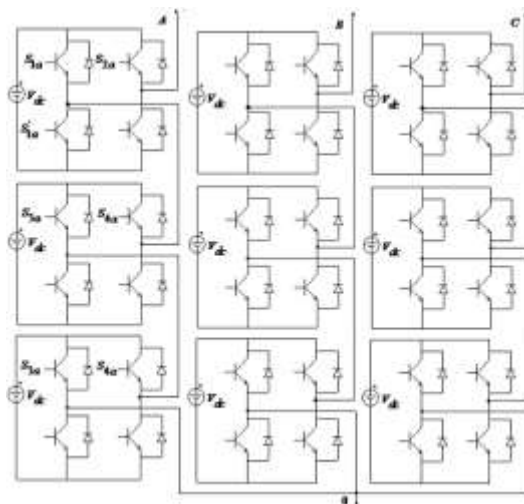
#### 1. Phần mở đầu

Điện áp common-mode được sinh ra do các trạng thái đóng-ngắt các khóa trong bộ nghịch lưu (hình H.1):

$$\begin{cases} V_{cm} = \frac{V_{A0} + V_{B0} + V_{C0}}{3} \\ S_{jx} + S'_{jx} = 1, j = 1, 2, 3, 4, 5, 6 \end{cases} \quad (1)$$

$S_{jx}$  là trạng thái đóng-ngắt khóa,  $x = a, b, c$ . Dòng điện do điện áp này gây nên sẽ phát sinh ra hiệu ứng điện từ làm hư hỏng các bộ phận cơ khí của hệ truyền động sử dụng động cơ điện trong các ứng dụng công nghiệp [4]. Bài toán giảm điện áp common-mode luôn được nhiều nhà khoa học quan tâm từ trước đến nay [1]-[9]. Hầu hết các giải pháp được đề cập trước đây tập trung ở bộ nghịch lưu bậc thấp [1]-[3],[7],[9]. Bộ nghịch lưu đa bậc ngày càng được sử dụng rộng rãi trong nhiều ứng dụng do ưu điểm làm tăng công suất ngõ ra, điện áp đặt lên các linh kiện giảm xuống và biên độ của các sóng hài bậc cao cũng giảm theo.

Bài báo này giới thiệu phương pháp mới về điều khiển dựa trên cơ sở hàm offset thêm vào cùng với kỹ thuật kết hợp giữa PD PWM và POD PWM nhằm làm giảm điện áp common-mode cho bộ nghịch lưu nối tầng bậc 7. Phần mô phỏng và thực nghiệm được thể hiện trên MTLAB/SIMULINK cho động cơ 1-hp, 1410-rpm sử dụng DSP TMS320F28335 với giải thuật đơn giản cho phép thiết kế bộ điều khiển PD-POD PWM có tần số lấy mẫu lên đến 100 kHz.



H. 1 Bộ nghịch lưu kiểu nối tầng bậc 7

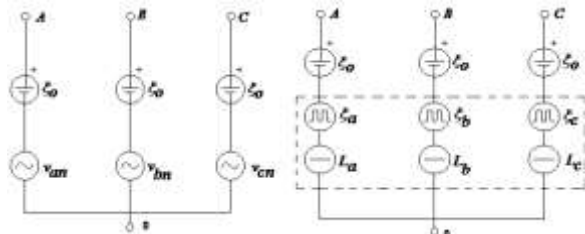
## 2. Nội dung chính

### 2.1 Mô hình áp trung bình với hàm offset

Hình H.2 là mô hình điện áp trung bình với hàm offset thêm vào  $\xi_o$ . Điện áp  $V_{X0}$  được định nghĩa:

$$V_{X0} = v_{xn}, X = A, B, C \text{ và } x = a, b, c \quad (2)$$

$0 \leq v_{xn} \leq (n-1)$ ,  $n$  là số bậc của bộ nghịch lưu



H.2 Mô hình áp trung bình với hàm offset cho bộ nghịch lưu kiểu nối tăng bậc 7

Gọi  $V_x$  là điện áp điều chế ba pha ban đầu:

$$-\frac{n-1}{2\sqrt{3}} \leq V_x \leq \frac{n-1}{2\sqrt{3}}$$

$$\begin{cases} V_a = V_{ref} \cos(\omega t) \\ V_b = V_{ref} \cos\left(\omega t - \frac{2\pi}{3}\right) \\ V_c = V_{ref} \cos\left(\omega t + \frac{2\pi}{3}\right) \end{cases} \quad (3)$$

Điện áp  $v_{xn}$  được cho bởi:

$$v_{xn} = \begin{cases} n-1 & , \text{khi } V_x + \frac{n-1}{2} \geq n-1, x=a,b,c \\ 0 & , \text{khi } V_x + \frac{n-1}{2} < 0 \\ V_x + \frac{n-1}{2} & , \text{ngoài ra} \end{cases} \quad (4)$$

Hai thành phần của điện áp  $v_{xn}$  là  $\xi_x$  (active voltage) và  $L_x$  (base voltage), trong đó:

$$\xi_x = \begin{cases} 0 \leq \xi_x \leq 1 \\ \text{rem}(v_{xn}), \text{ khi } v_{xn} < n-1, x=a,b,c \\ 1 & , \text{khi } v_{xn} \geq n-1 \end{cases} \quad (5)$$

$$L_x = \begin{cases} \text{fix}(v_{xn}), \text{ khi } v_{xn} < n-1, x=a,b,c \\ n-2 & , \text{khi } v_{xn} \geq n-1 \end{cases} \quad (6)$$

Với rem là phần dư sau khi chia và fix là phần nguyên của tín hiệu  $v_{xn}$ .

Hàm offset  $\xi_o$  được đề nghị cộng thêm vào nhằm tạo ra điện áp điều chế mới và được định nghĩa như sau:

$$\xi_o = \begin{cases} 1 - \xi_{\max} & \text{khi } F_L = \frac{3(n-1)}{2} - 2 \\ \xi_{\min} & \text{khi } F_L = \frac{3(n-1)}{2} - 1 \\ 0 & \text{khác} \end{cases} \quad (7)$$

$$\xi_{\max} = \max(\xi_a, \xi_b, \xi_c) \quad (8)$$

$$\xi_{\min} = \min(\xi_a, \xi_b, \xi_c)$$

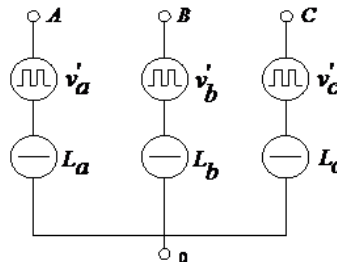
$$F_L = (L_a + L_b + L_c) \quad (9)$$

Hình H.3 là mô hình rút gọn, ta có điện áp điều chế sau cùng:

$$v'_x = \xi_x + \xi_o, x = a, b, c \quad (10)$$

và các trạng thái đóng-ngắt khóa:

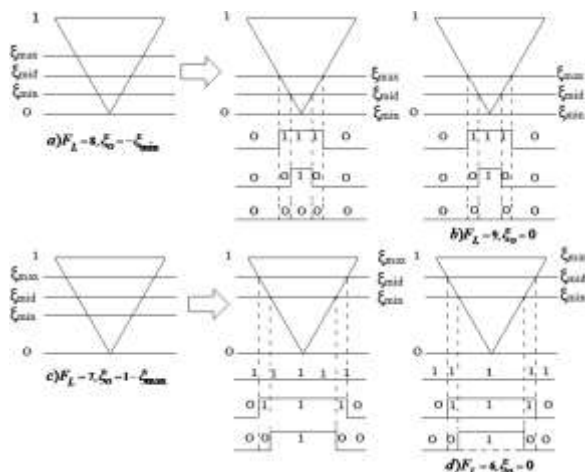
$$S_{jx} = v'_x + L_x, j = 1, 2, 3, 4, 5, 6 \quad (11)$$



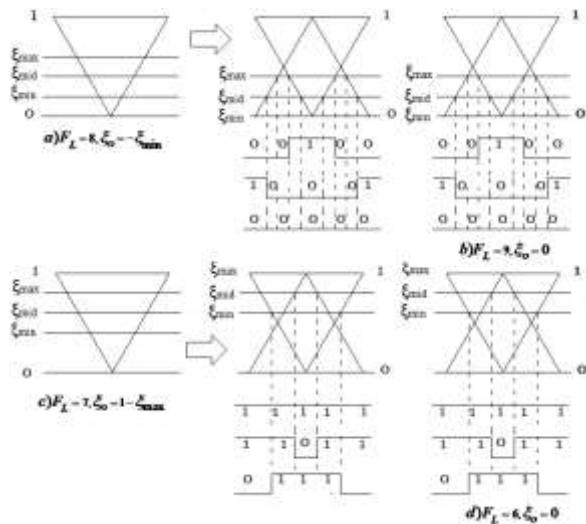
H.3 Mô hình rút gọn với điện áp  $L_x$

### 2.2 Kỹ thuật PD-POD PWM

Xét cho bộ nghịch lưu 7 bậc ( $n = 7$ ) và  $0 \leq m \leq 1.023$ , thì  $F_L$  đạt 4 giá trị: 6, 7, 8, 9



H.4 Giản đồ thời gian PD-PWM: a)  $F_L = 8, \xi_o = -\xi_{\min}$   
b)  $F_L = 9, \xi_o = 0$ , c)  $F_L = 7, \xi_o = 1 - \xi_{\max}$  và d)  $F_L = 6, \xi_o = 0$



**H. 5** Giảm đồ thời gian POD-PWM: a)  $F_L=8, \xi_0=-\xi_{min}$  b)  $F_L=9, \xi_0=0$ , c)  $F_L=7, \xi_0=1-\xi_{max}$  và d)  $F_L=6, \xi_0=0$

Hình H.4, trình bày giản đồ thời gian điều chế độ rộng xung cho bộ nghịch lưu 7 bậc dựa trên cơ sở hàm offset thêm vào nhằm làm giảm điện áp common-mode ở ngõ ra, với sóng mang được bố trí cùng pha.

a- khi  $F_L=8, \xi_0=-\xi_{min}$ , c- khi  $F_L=7, \xi_0=1-\xi_{max}$ , trường hợp b, d- khi  $F_L=9$  và  $6$ , hàm  $\xi_0=0$ .

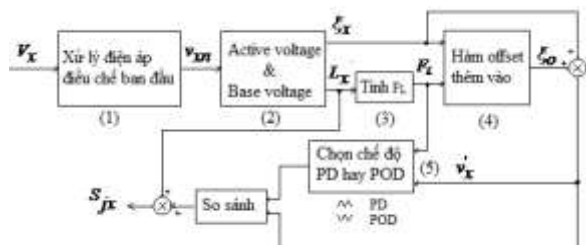
Tương tự cho hình H.5, với sóng mang được bố trí đảo pha, hàm  $\xi_0$  cũng không tồn tại khi  $F_L=6$  và  $9$ . Một đề nghị kết hợp cả hai sóng mang được bố trí cùng pha và đảo pha (PD-POD PWM) để điều chế.

Chế độ POD PWM được thực hiện khi  $F_L=6$  và điện áp điều chế sau cùng  $v_x = \xi_{min}$ , hoặc khi  $F_L=9$  và điện áp  $v_x = \xi_{max}$ . Ngoài ra thực hiện chế độ PD PWM.

Tổng quát, được trình bày bởi phương trình (12):

$$\left[ \begin{array}{l} \text{POD} \\ \text{PD, ngoài ra} \end{array} \right. \left\{ \begin{array}{l} F_L = \frac{3(n-1)}{2} - 3 \text{ và } v_x = \xi_{min} \\ F_L = \frac{3(n-1)}{2} \text{ và } v_x = \xi_{max} \end{array} \right. \quad (12)$$

Cuối cùng, hình H.6 trình bày sơ đồ khối toàn bộ giải thuật PD-POD PWM nhằm làm giảm điện áp common mode cho bộ nghịch lưu bậc 7.



**H. 6** Sơ đồ giải thuật PD-POD PWM để giảm điện áp common mode cho bộ nghịch lưu bậc 7.

+ Khối (1), điện áp  $v_{xn}$  được giới hạn từ điện áp điều chế ban đầu  $V_x$ , cho bởi phương trình (3,4).

+ Khối (2), xác định hai thành phần active voltage và base voltage, cho bởi phương trình (5,6).

+ Khối (3), xác định hàm tổng  $F_L$  được cho bởi phương trình (7).

+ Khối (4) là hàm tổng offset thêm vào  $\xi_0$  được cho bởi phương trình (8).

+ Khối (5), chọn sóng mang PD PWM/ POD PWM được cho bởi phương trình (12).

### 2.3 Kết quả mô phỏng và thực nghiệm

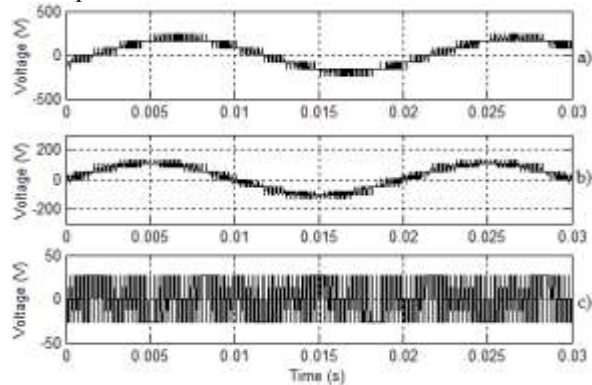
**Bảng 1.** Các tham số động cơ

Công suất	1 HP, 50 Hz
Điện áp	220/380 (V)
Vận tốc	1410 (rpm)

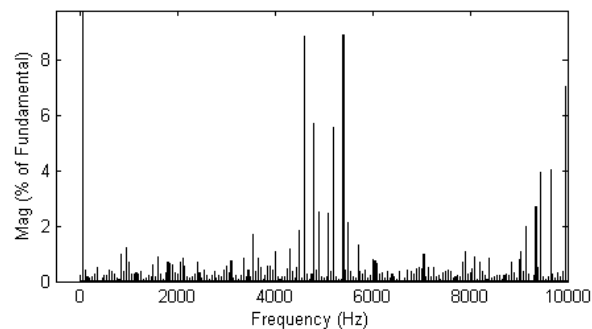
**Bảng 2.** Các tham số SIMULINK

Tham số	Giá trị
Start time	0.0 (s)
Stop time	10.0 (s)
Solver type	Fixed-step
Solver	Discrete
Fixed-step size	2e-5 (s)
Tasking mode	Singletasking

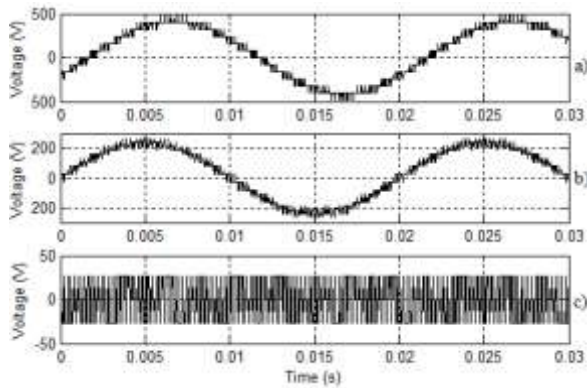
Phân mô phỏng và thực nghiệm cho bộ nghịch lưu kiểu nối tầng 7 bậc, sử dụng Matlab/ Simulink, tải là động cơ được cho trong bảng 1 và bảng 2. Nguồn điện áp DC sau khi chỉnh lưu là 80 Vdc, các xung kích PWM được điều khiển bởi card TMS320F28335 có dead-time  $2.5\mu s$ , tần số sóng mang 5kHz, và tần số điện áp ra 50Hz.



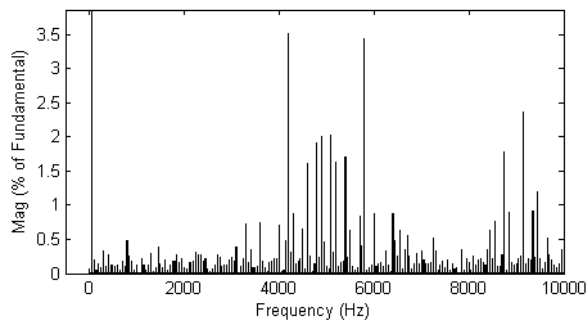
**H. 7** Mô phỏng với  $m=0.4$ : a) Điện áp dây, b) Điện áp pha, và c) Điện áp common mode



**H. 8** Mô phỏng phổ hài của điện áp dây với  $m=0.4$

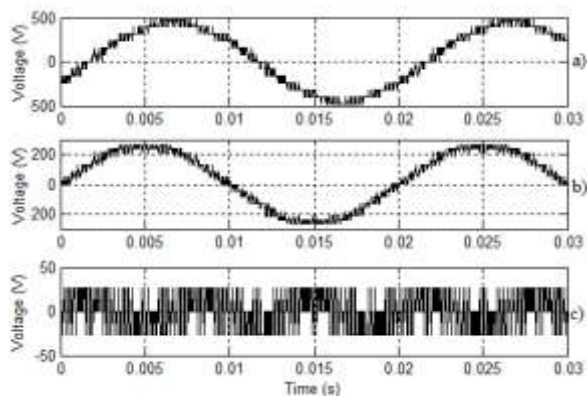


H. 9 Mô phỏng với  $m=0.86$ : a) Điện áp dây, b) Điện áp pha, và c) Điện áp common mode

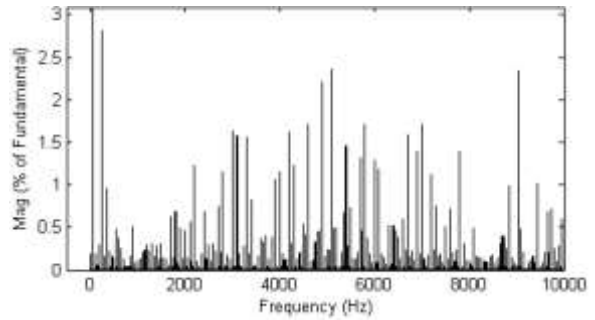


H. 10 Mô phỏng phổ hài của điện áp dây với  $m=0.86$

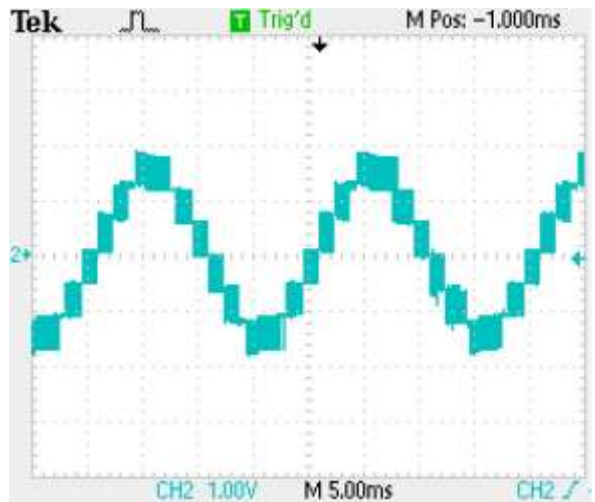
Hình H.7 và hình H.8 là kết quả mô phỏng cho kỹ thuật PD-POD PWM tại  $m = 0.4$  cho các dạng sóng ngõ ra và phổ hài của điện áp dây, điện áp common mode được cố định trong khoảng  $\pm 29$  V. Hình H.9, H.10 là kết quả mô phỏng với  $m = 0.86$ , và hình H.11, H.12 là kết quả mô phỏng với  $m = 1.023$ , điện áp common mode vẫn được giữ khoảng  $\pm 29$  V.



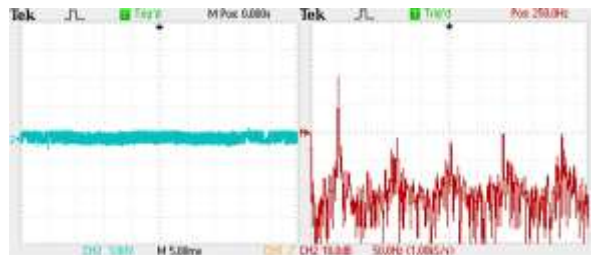
H. 11 Mô phỏng với  $m=1.023$ : a) Điện áp dây, b) Điện áp pha, và c) Điện áp common mode



H. 12 Mô phỏng phổ hài của điện áp dây với  $m=1.023$



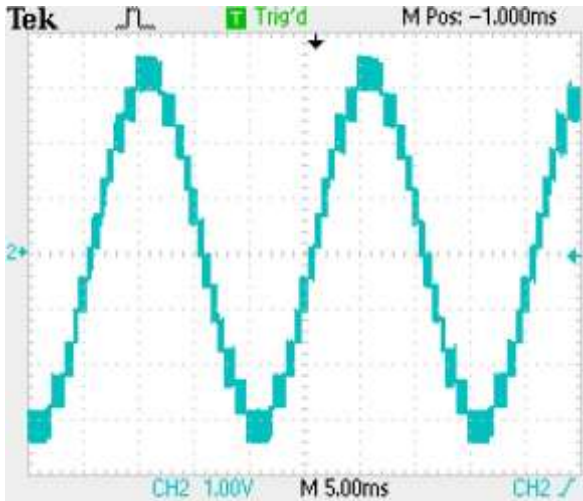
H. 13 Dạng sóng thực nghiệm của điện áp dây ( $m = 0.4$ )



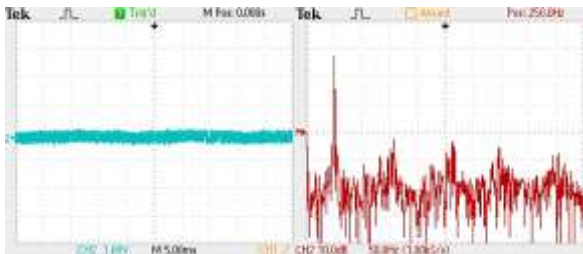
H. 14 Dạng sóng thực nghiệm điện áp common-mode và phổ hài của điện áp dây ( $m = 0.4$ )

Hình H.13 và hình H.14 là kết quả thực nghiệm của điện áp dây, điện áp common mode và phổ hài ứng với  $m = 0.4$ .





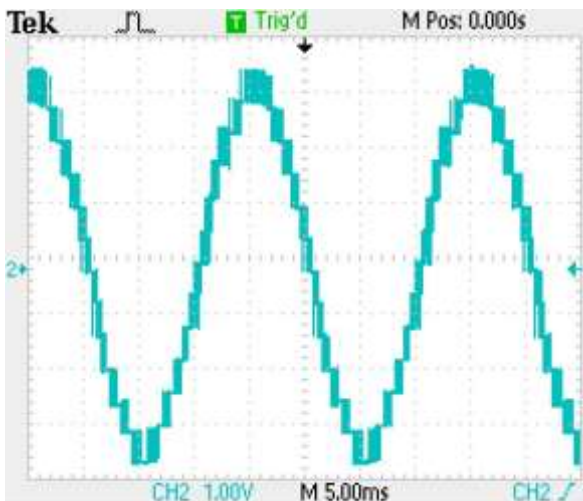
H. 15 Dạng sóng thực nghiệm của điện áp dây ( $m = 0.86$ )



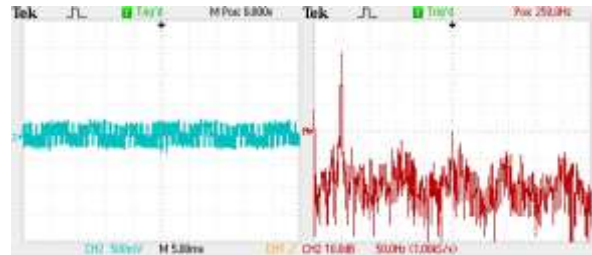
H. 16 Dạng sóng thực nghiệm điện áp common-mode và phổ hài của điện áp dây ( $m = 0.86$ )

Hình H.15 và hình H.16 là kết quả thực nghiệm của điện áp dây, điện áp common mode và phổ hài ứng với  $m = 0.86$ .

Hình H.17 và hình H.18 là kết quả thực nghiệm của điện áp dây, điện áp common mode và phổ hài ứng với  $m = 1.023$ .

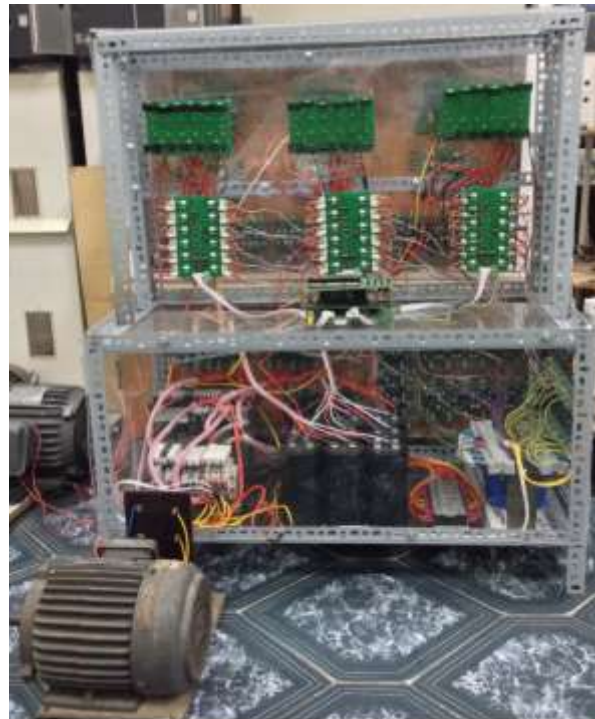


H. 17 Dạng sóng thực nghiệm của điện áp dây ( $m = 1.023$ )



H. 18 Dạng sóng thực nghiệm của điện áp common mode và phổ hài áp dây ( $m = 1.023$ )

### 3. Kết luận



H. 19 Mô hình thực nghiệm với DSP TMS320F28335

Bài báo trình bày giảm điện áp common mode cho bộ nghịch lưu bậc 7, dùng kỹ thuật điều chế sóng mang với hàm offset được thêm vào. Phân tích hai thành phần active voltage và base voltage, cùng với hàm tổng để từ đó làm cơ sở chọn lựa chế độ PD PWM hay POD PWM cho giải thuật kết hợp PD-POD PWM. Phần mô phỏng và thực nghiệm trên MATLAB/SIMULINK 2010, sử dụng DSP TMS320F28335 với tần số sóng mang 5kHz và thời gian lấy mẫu  $20\mu\text{s}$  (hình H.15).

### Tài liệu tham khảo

- [1] Hee-Jung Kim, Hyeoun-Dong Lee, and Seung-Ki Sul, *A New PWM Strategy for Common-Mode Voltage Reduction in Neutral-Point-Clamped Inverter-Fed AC Motor Drives*, IEEE Transactions on Industry Applications, Vol. 37, No. 6, November/ December, 2001.
- [2] Amit Kumar Gupta, and Ashwin M. Khambadkone, *A Space Vector Modulation*

- Scheme to Reduce Common Mode Voltage for Cascaded Multilevel Inverters*, IEEE Transactions on Power Electronics, Vol. 22, No. 5, September 2007.
- [3] Haoran Zhang, Annette von Jouanne, Shaoan Dai, Alan K. Wallace, and Fei Wang, *Multilevel Inverter Modulation Schemes to Eliminate Common-Mode Voltages*, IEEE Transactions on Industry Applications, Vol. 36, No. 6, November/ December, 2000.
- [4] Poh Chiang Loh, Donald Grahame Holmes, Yusuke Fukuta, and Thomas A. Lipo, *Reduced Common-Mode Modulation Strategies for Cascaded Multilevel Inverters*, IEEE Transactions on Industry Applications, Vol. 39, No. 5, September/ October, 2003.
- [6] José Rodríguez, Jorge Pontt, Pablo Correa, Patricio Cortés, and César Silva, *A New Modulation Method to Reduce Common-Mode Voltages in Multilevel Inverters*, IEEE Transactions on Industrial Electronics, Vol. 51, No. 4, August 2004.
- [7] Poh Chiang Loh, Donald Grahame Holmes, Yusuke Fukuta, and Thomas A. Lipo, *A Reduced Common Mode Hysteresis Current Regulation Strategy for Multilevel Inverters*, IEEE Transactions on Power Electronics, Vol. 19, No. 1, January 2004.
- [8] Ahmet M. Hava, and Emre Ün, *Performance Analysis of Reduced Common-Mode Voltage PWM Methods and Comparison With Standard PWM Methods for Three-Phase Voltage-Source Inverters*, IEEE Transactions on Power Electronics, Vol. 24, No. 1, January 2009.
- [9] Ville Naumanen, Juhamatti Korhonen, Julius Luukko, and Pertti Silventoinen, *Multilevel Inverter Modulation Method to Reduce Common-mode Voltage and Overvoltage at the Motor Terminals*, 2010 IEEE 26-th Convention of Electrical and Electronics Engineers in Israel.
- [10] Lizhong Long, Yonggao Zhang and Guangjian Kuang, *A Modified Space Vector Modulation Scheme to Reduce Common-mode Voltage for Cascaded NPC/H-bridge Inverter*, 2012 IEEE 7th International Power Electronics and Motion Control Conference.



**Nguyễn Vinh Quan** sinh năm 1963. Nhận bằng thạc sỹ về *Tự Động Hóa* của trường Đại học Bách Khoa Tp.HCM năm 2009. Từ năm 2011 đến nay là Nghiên Cứu Sinh thuộc Khoa Điện – Điện Tử trường Đại học Bách Khoa Tp.HCM . Hiện là giảng viên Bộ môn Điện Công Nghiệp Trường Đại Học Sư Phạm Kỹ Thuật Tp.HCM. Hướng nghiên cứu chính là thiết kế mạch và thực hiện các hệ thống điều khiển, điện tử công

suất, biến tần, giải thuật lập trình và hệ thống nhúng trong hệ thống mạng công nghiệp.



**Nguyễn Văn Nhờ** sinh năm 1964. Ông nhận bằng thạc sỹ và tiến sỹ Điện-Điện tử ở Đại học Tây Bohemia, Cộng hòa Séc vào năm 1988 and 1991. Từ năm 1992, ông làm việc tại khoa Điện-Điện Tử, Đại học Bách Khoa Thành phố Hồ Chí Minh, nơi ông hiện giờ là Phó giáo sư.

Ông làm nghiên cứu sinh sau tiến sỹ tại KAIST trong sáu tháng của năm 2001 và là giáo sư thỉnh giảng trong một năm 2003-2004. Lĩnh vực nghiên cứu của ông là mô phỏng và điều khiển động cơ, bộ lọc tích cực, kỹ thuật PWM.



**Dương Hoài Nghĩa** sinh năm 1957. Ông nhận bằng thạc sỹ và tiến sỹ lần lượt vào các năm 1989 và 1993 ngành kỹ thuật điện tại the Institut National Polytechnique de Grenoble, Cộng hòa Pháp.

Từ năm 1981, ông là cán bộ giảng dạy tại khoa điện-điện tử, trường Đại học Bách Khoa TP.HCM. Hiện nay, ông là phó giáo sư. Lĩnh vực ông quan tâm bao gồm lý thuyết điều khiển tự động, điều khiển trong ngành năng lượng.